

明 細 書

イメージセンサの出力補正装置

技術分野

本発明は、MOS型イメージセンサにおける各画素の出力のバラツキを補正するイメージセンサの出力補正装置に関する。

背景技術

従来、MOS型のイメージセンサにあっては、その1画素分の光センサ回路が、第1図に示すように、入射光 L_s の光量に応じたセンサ電流を生ずる光電変換素子としてのフォトダイオードPDと、そのフォトダイオードPDに流れるセンサ電流をサブスレッショルド領域の特性を利用した弱反転状態で対数特性をもって電圧信号 V_{pd} に変換するトランジスタ Q_1 と、その変換された電圧信号 V_{pd} を増幅するトランジスタ Q_2 と、読出し信号 V_s のパルスタイミングをもってセンサ信号 V_o を出力するトランジスタ Q_3 とによって構成され、ダイナミックレンジを拡大して光信号の検出を高感度で行わせることができるようになっている。そして、トランジスタ Q_1 のドレイン電圧 V_D を所定時間だけ定常値よりも低く設定することにより、フォトダイオードPDの寄生容量に蓄積された残留電荷を放電させて初期化することにより、センサ電流に急激な変化が生じても即座にそのときの入射光 L_s の光量に応じた電圧信号 V_{pd} が得られるようにして、入射光量が少ない場合でも残像が生ずることがないようにしている（特開2000-329616号公報参照）。

このような光センサ回路にあっては、第3図に示すように、入射光量に応じてフォトダイオードPDに流れるセンサ電流が多いときには対数出力特性を示すが、センサ電流が少ないときにはフォトダイオードPDの寄生容量 C の充電に応答遅れを生じてほぼ線形の非対数出力特性を示すようになっている。図中、WAは非対数応答領域を示し、WBは対数応答領域を示している。

このような光センサ回路を画素単位に用いたイメージセンサでは、第4図に示すように、各画素の構造上からくる出力特性のバラツキを生じてしまい、その出力特性が揃うように各画素の出力補正を行う必要があるものになっている。図中、

I_o は入射光がないときにフォトダイオードPDに流れる暗電流に応じた暗時のセンサ電流を示している。

そのため、従来では、以下の方法によって各画素の出力特性のバラツキを補正するようにしている。

まず、入射光をしゃ断した暗時の状態で、各画素の暗時 (I_o) の出力が一致するようにオフセット補正を行わせる。次いで、光を入射させた明時の状態で、各画素の出力特性の傾きが揃うようにゲイン補正を行わせる。あるいはまた、これとは逆の手順で各画素の出力特性のバラツキを補正するようにしている。

しかし、イメージセンサにおける各画素の出力特性のバラツキを補正するに際して、イメージセンサに対して光をしゃ断したり入射したりしながら各画素の暗時および明時の各出力レベルが揃うようにオフセット補正およびゲイン補正を行わせるのでは、光源による照度ムラによって各画素に均一な光を頻繁に切り換えながら入射させることが困難で、各画素の出力特性のバラツキを精度良く補正できないという問題がある。

また、多数のイメージセンサの出力補正を同時に行わせるようにするには、光源を多数用意する必要があり、設備の増大を招く要因になっている。

さらに、イメージセンサの出力補正を行っても、その後次第に各画素の経時変化の違いによって出力にバラツキを生じてしまい、適時イメージセンサに対して光をしゃ断したり、入射したりしながら各画素の暗時および明時の各出力レベルが揃うようにオフセット補正およびゲイン補正を行わせなければならないものになっている。

また、このような光センサ回路を画素単位に用いたイメージセンサでは、各画素の構成上からくる出力特性のバラツキおよび温度特性のバラツキに起因して、各センサ信号 V_o の出力特性が不揃いなものになっており、そのままでは撮影時に暗時および明時の出力が得られない。

そのため、製造時の最終段階または出荷時などに、予め画素のバラツキ状態に応じたオフセット補正值およびゲイン補正のための乗数がテーブル設定されたメモリを用いて、実際に各画素から出力されるセンサ信号のバラツキに応じたオフセット補正值およびゲイン補正のための乗数をメモリから読み出して、演算処理

によってそのセンサ信号のオフセット補正およびゲイン補正を行わせることにより、各画素の出力特性を適正に揃えるようにしている（特願２０００－４０４９３１号、特願２０００－４０４９３３号、特願２００１－７５０３５号および特願２００１－７５０３６号参照）。

しかし、入射光量に応じて光電変換素子に流れるセンサ電流を弱反転状態で動作するＭＯＳ型トランジスタによって電圧信号に変換するようにした光センサ回路を画素単位に用いたイメージセンサにあっては、使用に先がけて各画素の出力信号のバラツキが補正されて出力特性が適正に揃えられていても、その後に使用しているうちに各画素の出力レベルが不均一に変動して撮影画像の品質が低下してしまうという問題がある。

発明の開示

本発明は、撮影時の入射光量に応じて光電変換素子に流れるセンサ電流をトランジスタのサブスレッショルド領域の特性を利用した弱反転状態で対数特性をもって電圧信号に変換して、その変換された電圧信号に応じたセンサ信号を出力するようにした光センサ回路を画素単位に用いたイメージセンサにあって、実際に光を入射させることなく、明時の出力状態を疑似的に作り出して各画素の出力特性のバラツキを補正することができるようにしている。そのため、光電変換素子に対する入射光をしゃ断した状態で、前記トランジスタのゲート電圧およびドレイン電圧を撮影時の定常値よりも低い値に切り換えたときのセンサ出力を用いて、各画素の出力のバラツキを補正する手段を設けるようにしている。

また、本発明は、撮影時の入射光量に応じて光電変換素子に流れるセンサ電流をトランジスタのサブスレッショルド領域の特性を利用した弱反転状態で対数特性をもって電圧信号に変換して、その変換された電圧信号に応じたセンサ信号を出力するようにした光センサ回路を画素単位に用いたイメージセンサにあって、実際に光を入射させることなく、暗時および明時の各出力状態を疑似的に作り出して各画素の出力特性のバラツキを補正することができるようにしている。そのため、光電変換素子に対する入射光をしゃ断した状態で、前記トランジスタのゲート電圧およびドレイン電圧を撮影時の定常値に設定したときの第１のセンサ信号と、そのトランジスタのゲート電圧およびドレイン電圧を撮影時の定常値より

も低い値に切り換えたときの第2のセンサ信号とを用いて、各画素の出力のバラツキを補正する手段を設けるようにしている。

また、本発明は、撮影時の入射光量に応じて光電変換素子に流れるセンサ電流をトランジスタのサブスレッショルド領域の特性を利用した弱反転状態で対数特性をもって電圧信号に変換して、その変換された電圧信号に応じたセンサ信号を出力するようにした光センサ回路を画素単位に用いたイメージセンサにあって、そのトランジスタのゲート電圧を撮影時の定常値よりも高い値に切り換えて導通状態にしたときのセンサ信号を用いて各画素の出力のバラツキを補正する手段を設けることにより、実際に光をしゃ断したり入射したりすることなく、暗時の出力状態を疑似的に作り出して各画素の出力のバラツキを補正することができるようにしている。

そのための第1の具体的手段として、前記トランジスタのゲート電圧を撮影時の定常値よりも高い値に切り換えたときのセンサ信号を撮影時における暗時のセンサ出力に対応させて、各画素における暗時の出力レベルが揃うようにオフセット補正を行わせるようにしている。

そして、そのための第2の具体的手段として、前記トランジスタのゲート電圧を撮影時の定常値よりも高い値に切り換えて導通状態にして、そのトランジスタのドレイン電圧が定常値のときのセンサ信号を撮影時における暗時のセンサ出力に対応させるとともに、そのトランジスタのドレイン電圧を定常値よりも低い値に切り換えたときのセンサ信号を撮影時における明時のセンサ出力に対応させて、各画素における暗時および明時の出力レベルが揃うように出力補正を行わせるようにしている。

また、本発明は、各画素の出力のバラツキをより適確に補正できるようにするべく、前記トランジスタのゲート電圧を撮影時の定常値よりも高い値に切り換えてそのトランジスタを導通状態にしたときのセンサ信号が、ゲート電圧が定常値のときに得られる暗時のセンサ信号に応じた値になるようにそのトランジスタのドレイン電圧を設定したうえで、以後その設定状態でトランジスタのゲート電圧を撮影時の定常値よりも高い値に切り換えたときのセンサ信号を用いて、各画素の出力のバラツキを補正する手段を設けるようにしている。

また、本発明は、各画素の出力のバラツキをより適確に補正できるようにするべく、前記トランジスタのゲート電圧を撮影時の定常値よりも高い値に切り換えてそのトランジスタを導通状態にしたときのセンサ信号が、ゲート電圧が定常値のときに得られる暗時のセンサ信号に応じた値になるようにそのトランジスタのドレイン電圧を設定したうえで、以後その設定電圧でトランジスタを導通状態にしたときのセンサ信号を撮影時における暗時のセンサ出力に対応させるとともに、そのトランジスタのドレイン電圧を前記設定値よりも低い値に切り換えたときのセンサ信号を撮影時における明時のセンサ出力に対応させて、各画素における暗時および明時の出力レベルが揃うように出力補正を行わせるようにしている。

また、本発明は、入射光量に応じて光電変換素子に流れるセンサ電流を弱反転状態で動作するMOS型トランジスタによって電圧信号に変換するようにした光センサ回路を画素単位に用いたイメージセンサにあって、使用しているうちに各画素の出力レベルが変動した場合に、そのときの各画素におけるセンサ信号の出力状態に即して変動分をわり出して、明時（出力が飽和状態になる高輝度光入射時）の出力レベルを基準としてその変動分のオフセット補正をなすようにしている。

具体的には、各画素から時系列的に読み出される通常時のセンサ信号を一時保持するサンプルアンドホールド回路と、対応する画素における前記トランジスタのドレイン電圧を一時的に通常時の電圧値よりもしきい値分下げて疑似明時出力信号を得る手段と、その得られた疑似明時出力信号と先にサンプルアンドホールドしたセンサ信号との差分を求めて、その求められた差分をオフセット値として、予め設定された明時の基準信号のオフセット補正を行う手段とを設けて、各画素におけるセンサ信号の出力レベルを適正に揃えるようにしている。

図面の簡単な説明

第1図は、本発明によるイメージセンサに用いられる1画素分の光センサ回路を示す電気回路図である。

第2図は、その光センサ回路における各部信号のタイムチャートである。

第3図は、その光センサ回路のフォトダイオードに流れるセンサ電流に対するセンサ信号の出力特性を示す図である。

第4図は、その光センサ回路を画素に用いたイメージセンサにおける各画素の出力特性のバラツキ状態の一例を示す図である。

第5図は、初期化を行わない場合の光センサ回路における入射光量が少ないときに所定のタイミングで読み出されるセンサ信号の出力特性を示す図である。

第6図は、本発明に係るイメージセンサの構成例を示すブロック図である。

第7図は、そのイメージセンサにおける各部信号のタイムチャートである。

第8図は、本発明によるイメージセンサの出力補正装置の一構成例を示すブロック図である。

第9図は、本発明によるイメージセンサの出力補正装置による出力補正回路における処理のフローの一例を示す図である。

第10図は、イメージセンサにおける各画素の構成上からくるセンサ信号の出力特性のバラツキ状態の一例を示す特性図である。

第11図は、第10図に示す出力特性のバラツキをもった各画素のセンサ信号をオフセット補正した結果を示す特性図である。

第12図は、第10図に示す出力特性のバラツキをもった各画素のセンサ信号をオフセット補正およびゲイン補正した結果を示す特性図である。

第13図は、本発明によるイメージセンサの出力補正装置による出力補正回路における処理のフローの他の例を示す図である。

第14図は、イメージセンサにおける各画素の構成上からくるセンサ信号の出力特性のバラツキ状態の他の例を示す特性図である。

第15図は、第14図に示す出力特性のバラツキをもった各画素のセンサ信号をオフセット補正した結果を示す特性図である。

第16図は、第14図に示す出力特性のバラツキをもった各画素のセンサ信号をオフセット補正およびゲイン補正した結果を示す特性図である。

第17図は、本発明によるイメージセンサの出力補正装置による出力補正回路における処理のフローのさらに他の例を示す図である。

第18図は、イメージセンサにおける各画素の構成上からくるセンサ信号の出力特性のバラツキ状態のさらに他の例を示す特性図である。

第19図は、光センサ回路における対数特性変換用のトランジスタを導通状態

にしたときのセンサ出力と、実際の暗時のセンサ出力との違いを示す特性図である。

第20図は、光センサ回路における対数特性変換用のトランジスタを導通状態にしたときのセンサ出力と、残像抑制のための初期化を行わせたときの実際の暗時のセンサ出力との違いを示す特性図である。

第21図は、本発明によるイメージセンサの基本的な一構成例を示すブロック構成図である。

第22図は、本発明によるイメージセンサの出力補正装置の一実施例を示すブロック構成図である。

第23図は、そのイメージセンサの出力補正装置における各部信号のタイミングチャートである。

発明を実施するための最良の形態

本発明に係るイメージセンサは、基本的に、前述した第1図に示す光センサ回路を画素単位に用いている。

その光センサ回路としては、入射光 L_s の光量に応じたセンサ電流を生ずる光電変換素子としてのフォトダイオードPDと、そのフォトダイオードPDに流れるセンサ電流を、サブスレッシュホールド領域の特性を利用した弱反転状態で対数特性をもって電圧信号 V_{pd} に変換するトランジスタQ1と、その変換された電圧信号 V_{pd} を増幅するトランジスタQ2と、読出し信号 V_s のパルスタイミングでもってセンサ信号 V_o を出力するトランジスタQ3とによって構成されている。

その場合、トランジスタQ1のゲート電圧 V_G の値が、そのドレイン電圧 V_D 以下となるように設定される。

その光センサ回路では、フォトダイオードPDに十分な光量をもって入射光 L_s が当たっているときには、トランジスタQ1には十分なセンサ電流が流れることになり、そのトランジスタQ1の抵抗値もさほど大きくないことから、イメージセンサとして残像を生ずることがないような十分な応答速度をもって光信号の検出を行わせることができる。

しかし、フォトダイオードPDの入射光 L_s の光量が少なくなってトランジスタQ1に流れるセンサ電流が小さくなると、トランジスタQ1はそれに流れる電

流が1桁小さくなるとその抵抗値が1桁大きくなるように動作するように設定されていることから、トランジスタQ1の抵抗値が増大し、フォトダイオードPDの寄生容量Cとの時定数が大きくなってその寄生容量Cに蓄積された電荷を放電するのに時間がかかるようになる。そのため、入射光Lsの光量が少なくなるにしたがって、残像が長時間にわたって観測されることになる。

したがって、フォトダイオードPDの入射光Lsの光量が少ないときのセンサ電流に応じた電圧信号Vpdの飽和時間が長くなるため、図5に示すような読出し信号Vsのパルスタイミングでセンサ信号Voの読み出しを行うと、当初ほど大きなレベルの出力が残像となってあらわれる。なお、図5中、Vpd'は増幅用のトランジスタQ2によって反転増幅された電圧信号を示している。

このような光センサ回路にあって、センサ信号Voの読出しに先がけて、トランジスタQ1のドレイン電圧VDを所定時間だけ定常値よりも低く設定して、フォトダイオードPDの寄生容量Cに蓄積された電荷を放電させて初期化することにより、センサ電流に急激な変化が生じてても即座にそのときの入射光量に応じた電圧信号が得られるようにして、入射光Lsの光量が少ない場合でも残像を生ずることがないようにしている。

第2図は、そのときの光センサ回路における各部信号のタイムチャートを示している。ここで、t1は初期化のタイミングを、t2は光信号検出のタイミングを示している。トランジスタQ1のドレイン電圧VDを定常値（ハイレベルH）から低い電圧（ローレベルL）に切り換える所定時間tmとしては、例えば1画素分の読出し速度が100ns程度の場合に5μs程度に設定される。図中、TはフォトダイオードPDの寄生容量Cの蓄積期間を示しており、その蓄積期間TはNTSC信号の場合1/30sec（または1/60sec）程度となる。

このようなものにおいて、初期化時にトランジスタQ1のドレイン電圧VDがローレベルLに切り換えられると、そのときのゲート電圧VGとドレイン電圧VDとの間の電位差がトランジスタQ1のしきい値よりも大きければトランジスタQ1が低抵抗状態になる。それにより、そのときのソース側の電位がドレイン電圧VDと同じになり（n-MOSトランジスタではソース電圧＝ドレイン電圧となる）、フォトダイオードPDの接合容量Cが放電状態になる。

そして、 t_m 時間の経過後にそのドレイン電圧 V_D が定常のハイレベル H に切り換えられて光信号の検出が行われると、ソース側の電位がドレイン電圧 V_D よりも低くなって、そのときのゲート電圧 V_G とドレイン電圧 V_D との間の電位差がしきい値よりも大きければMOSトランジスタ Q_1 が低抵抗状態になり、フォトダイオードPDの接合容量 C に充電が開始される。

このように光信号の検出に先がけてフォトダイオードPDの接合容量 C を放電させて初期化したのちにその寄生容量 C を充電させるようにすると、その初期化のタイミングから一定時間経過した時点での出力電圧（フォトダイオードPDの端子電圧） V_{pd} は入射光 L_s の光量に応じた値となる。すなわち、初期化後には入射光 L_s の光量の変化に追従した一定の時定数による放電特性が得られるようになる。

その際、長時間放置すればドレイン電圧 V_D からトランジスタ Q_1 を通して供給される電流とフォトダイオードPDを流れる電流とは同じになるが、前に残った電荷がなければ常に同じ放電特性が得られるので残像が生ずることがなくなる。

したがって、初期化してから一定の時間を定めて光信号を検出するようにすれば、入射光 L_s の光量に応じた残像のないセンサ信号 V_o を得ることができるようになる。

第6図は、このような光センサ回路を画素単位として、画素をマトリクス状に複数配設して、各画素のセンサ信号の時系列的な読出し走査を行わせるようにしたイメージセンサの一構成例を示している。

そのイメージセンサは、その基本的な構成が、例えば、 $D_{11} \sim D_{44}$ からなる 4×4 の画素をマトリクス状に配設して、各1ライン分の画素列を画素列選択回路1から順次出力される選択信号 $LS_1 \sim LS_4$ によって選択し、その選択された画素列における各画素を、画素選択回路2から順次出力される選択信号 $DS_1 \sim DS_4$ によってスイッチ群3における各対応するスイッチ $SW_1 \sim SW_4$ が逐次オン状態にされることによって各画素のセンサ信号 V_o が時系列的に読み出されるようになっている。図中、4は各画素における前記トランジスタ Q_1 のゲート電圧 V_G 用電源であり、6はドレイン電圧 V_D 用電源である。

そして、このようなイメージセンサにあって、各1ライン分の画素列の選択に

際して、その選択された画素列における各画素の前記トランジスタQ1のドレイン電圧VDを所定のタイミングをもって定常時のハイレベルHおよび初期化時のローレベルLに切り換える電圧切換回路5が設けられている。

このように構成された本発明によるイメージセンサの動作について、第7図に示す各部信号のタイムチャートとともに、以下説明をする。

まず、画素列選択信号LS1がハイレベルHになると、それに対応するD11, D12, D13, D14からなる第1の画素列が選択される。そして、LS1がハイレベルHになっている一定期間T1のあいだ画素選択信号DS1~DS4が順次ハイレベルHになって、各画素D11, D12, D13, D14のセンサ信号Voが順次読み出される。

次いで、画素列選択信号LS1がローレベルLになった時点で次のLS2がハイレベルHになると、それに対応するD21, D22, D23, D24からなる第2の画素列が選択される。そして、LS2がハイレベルHになっている一定期間T1のあいだ画素選択信号DS1~DS4が順次ハイレベルHになって、各画素D21, D22, D23, D24のセンサ信号Voが順次読み出される。

以下同様に、画素列選択信号LS3およびLS4が連続的にハイレベルHになって各対応する第3および第4の画素列が順次選択され、LS3およびLS4がそれぞれハイレベルHになっている一定期間T1のあいだ画素選択信号DS1~DS4が順次ハイレベルHになって、各画素D31, D32, D33, D34およびD41, D42, D43, D44のセンサ信号Voが順次読み出される。

また、画素列選択信号LS1がT1期間後にローレベルLに立ち下がった時点で、そのとき選択されている第1の画素列における各画素D11, D12, D13, D14のドレイン電圧VD1をそれまでのハイレベルHからローレベルLに所定時間T2のあいだ切り換えることによって各画素の初期化が行われ、1サイクル期間T3の経過後に行われる次サイクルにおけるセンサ信号の読出しにそなえる。

次いで、画素列選択信号LS2がT1期間後にローレベルLに立ち下がった時点で、そのとき選択されている第2の画素列における各画素D21, D22, D23, D24のドレイン電圧VD1をそれまでのハイレベルHからローレベルL

に所定時間 T_2 のあいだ切り換えることによって各画素の初期化が行われ、1サイクル期間 T_3 の経過後に行われる次サイクルにおけるセンサ信号の読出しにそなえる。

以下同様に、画素列選択信号 LS_3 および LS_4 がそれぞれ T_1 期間後にローレベル L に立ち下がった時点で、そのとき選択されている第3および第4の画素列にそれぞれ対応するドレイン電圧 VD_3 をローレベル L に切り換えて各画素の初期化が行われ、1サイクル期間 T_3 の経過後に行われる次サイクルにおけるセンサ信号の読出しにそなえる。

なお、ここでは画素列選択信号 LS_X ($X=1\sim 4$) が T_1 期間後にローレベル L に立ち下がった時点でドレイン電圧 VD_X をローレベル L に切り換えて初期化を行わせるようにしているが、その初期化のタイミングは画素列選択信号 LS_X がローレベル L 状態にある画素列選択の休止期間 T_4 中であればよい。

以上のような各部信号の発生タイミングは、図示しないECUの制御下で画素列選択回路1、画素選択回路2および電圧切換回路5の駆動を行わせることによって決定されるようになっている。

このように、各画素のセンサ信号の読出し走査に応じた適切なタイミングをもって各画素の初期化を行わせることによって、イメージセンサ全体としての蓄積時間の過不足を低減できるようになる。

そして、残像がなく、ダイナミックレンジの広い対数出力特性をもったイメージセンサが実現できるようになる。

本発明では、以上のように構成されたイメージセンサにあって、光センサ回路の構成上からくる出力特性のバラツキに起因する各画素におけるセンサ信号 V_o の出力レベルの不揃いを是正するべく、入射光 L_s をしゃ断した状態で、対数特性変換用のトランジスタ Q_1 のゲート電圧 VG およびドレイン電圧 VD を撮影時の定常値よりも低い値に切り換えたときのセンサ出力を用いて、各画素の出力のバラツキを補正する手段を設けるようにしている。

その際、トランジスタ Q_1 のゲート電圧 VG およびドレイン電圧 VD を撮影時の定常値 VG_a 、 VD_a よりも低い値 VG_b 、 VD_b に切り換えたときのセンサ出力 B を撮影時における明時のセンサ信号に対応させて、各画素における明時の

出力レベルが揃うようにゲイン補正を行わせるようにする。

しかして、このような手段を設けることによって、実際にイメージセンサに光を入射させることなく、明時の出力状態を疑似的に作り出して各画素の出力特性のバラツキを補正することができるようになる。

また、本発明は、前述のように構成されたイメージセンサにあって、光センサ回路の構成上からくる出力特性のバラツキに起因する各画素におけるセンサ信号 V_o の出力レベルの不揃いを是正するべく、入射光 L_s をしゃ断した状態で、トランジスタ Q_1 のゲート電圧 V_G およびドレイン電圧 V_D を撮影時の定常値 V_{Ga} 、 V_{Da} に設定したときに得られるセンサ出力 A と、そのトランジスタ Q_1 のゲート電圧 V_G およびドレイン電圧 V_D を撮影時の定常値よりも低い値 V_{Gb} 、 V_{Db} に切り換えたときに得られるセンサ出力 B とを用いて、各画素の出力のバラツキを補正する手段を設けるようにしている。

その際、センサ出力 A を撮影時における暗時のセンサ信号に対応させて各画素における暗時の出力レベルが揃うようにオフセット補正を行わせるとともに、センサ出力 B を撮影時における明時のセンサ信号に対応させて各画素における明時の出力レベルが揃うようにゲイン補正を行わせるようにする。

しかして、このような手段を設けることによって、実際にイメージセンサに光を入射させることなく、暗時および明時の各出力状態を疑似的に作り出して各画素の出力特性のバラツキを補正することができるようになる。

この場合、 $V_{Ga} \leq V_{Da}$ のときセンサ出力 A となり、 $V_{Gb} \leq V_{Db}$ のときセンサ出力 B となる。また、トランジスタ Q_1 のゲート電圧 V_G およびドレイン電圧 V_D を撮影時の定常値よりも低い値に切り換える範囲が、零から定常値よりもそのトランジスタ Q_1 のスレッシュホールド電圧 V_{th} 分低い値までに設定される。すなわち、 $V_{Gb} \rightarrow 0 \sim (V_{Ga} - V_{th})$ 、 $V_{Db} \rightarrow 0 \sim (V_{Da} - V_{th})$ の関係となる。

V_{Ga} 、 V_{Gb} の切り換えは、第6図に示すイメージセンサの構成にあって、 V_G 用電源4の電源電圧の切り換えを行わせることができるように設けられた電圧切換回路7において、ECUの制御下において行われることになる。また、 V_{Da} 、 V_{Db} の切り換えは、 V_D 用電源6の電源電圧の切り換えを行わせること

ができるように設けられた電圧切換回路5において、ECUの制御下において行われることになる。

このように、本発明によれば、実際にイメージセンサに光を入射させることなく各画素の出力特性のバラツキを補正するようにしているので、イメージセンサに対して光をしゃ断したり入射したりしながら各画素の暗時および明時の各センサ信号を得て各画素の出力特性のバラツキを補正する場合に、各画素に均一な光を頻繁に切り換えながら入射させることができないという光源による照度ムラの問題を全く生ずることなく、各画素の出力特性のバラツキを精度良く補正することができるようになる。

そして、出荷時のみならず、経時変化による各画素の出力特性のバラツキの補正をも、光源を用いることなく、随時に行わせることができるようになる。

また、本発明によれば、多数のイメージセンサの出力補正を同時に行わせる場合に、光源を多数用意して設備の増大を招くようなことがなくなる。

また、本発明では、前述のように構成されたイメージセンサにあって、光センサ回路の構成上からくる出力特性のバラツキに起因する各画素におけるセンサ信号 V_o の出力レベルの不揃いを是正するべく、対数特性変換用のトランジスタQ1のゲート電圧 V_G を撮影時の定常値よりも高い値に切り換えてそのトランジスタQ1を導通状態にしたときのセンサ信号を用いて、各画素の出力のバラツキを補正する手段を設けるようにしている。

その際、トランジスタQ1のゲート電圧 V_G を撮影時の定常値よりも高い値に切り換えたときのセンサ信号を撮影時における暗時のセンサ出力に対応させて、各画素における暗時の出力レベルが揃うようにオフセット補正を行わせるようにする。

しかして、このような手段を設けることによって、実際にイメージセンサに入射する光をいちいちしゃ断させることなく、光が入射した状態のままでも暗時の出力状態を疑似的に作り出して各画素の出力特性のバラツキを補正することができるようになる。

いま、第1図に示す光センサ回路にあって、対数特性変換用のトランジスタQ1のゲート電圧 V_G が撮影時の定常値よりも高い値に切り換えられて導通状態に

なると、そのトランジスタQ1のドレイン電圧VDが次段の増幅用のトランジスタQ2のゲートに直接印加されて、トランジスタQ1のスレッシュホールド電圧のバラツキがキャンセルされる。そして、そのときのセンサ出力は暗時の出力に相当することになる。

その際、対数特性変換用のトランジスタQ1が導通状態になって、そのトランジスタQ1のドレイン電圧VDが次段の増幅用のトランジスタQ2のゲートに直接印加されたときのセンサ出力が暗時の出力に相当すると擬制する場合、以下のような問題が生ずる。

すなわち、それはトランジスタQ1やフォトダイオードPDが理想の特性をもっている場合を想定しており、実際には、フォトダイオードPDには光が入射していなくても暗電流が流れており、第19図に示すように、トランジスタQ1を導通状態にしたときのセンサ出力は実際の暗時の出力と異なってしまう。図中、aは理想時の暗時出力を、bは実際の暗時出力を示している。

また、その暗時出力の違いは、第20図に示すように、残像を抑制するべく、センサ信号Voの読出しに先がけて、トランジスタQ1のドレイン電圧VDを所定時間だけ定常値よりも低く設定して初期化を行わせた場合には、さらにその違いが大きくなってしまう。図中、cは初期化による残像抑制時における暗時出力を示している。

そのため、特に本発明では、対数特性変換用のトランジスタQ1のゲート電圧VGを撮影時の定常値よりも高い値に切り換えて導通状態にしたときに、適正な暗時出力に相当するセンサ出力が得られるように、トランジスタQ1のドレイン電圧VDを可変に調整するようにしている。

具体的には、出力補正する前の段階における実際の暗時のセンサ出力の値を記憶しておき、トランジスタQ1のゲート電圧VGを撮影時の定常値よりも高い値に切り換えてトランジスタQ1を導通状態にしたときのセンサ出力が先に記憶した値になるように、トランジスタQ1のドレイン電圧VDを設定する。その際、トランジスタQ1を導通状態にしたときのセンサ出力が先に記憶した値とほぼ同じになるようにしても、また出力補正をくり返して行なわせる場合には各補正時に記憶した値の平均値と同じになるようにしてもよい。そして、以後出力補正を

行わせる際に、その設定状態でトランジスタQ1のゲート電圧VGを撮影時の定常値よりも高い値に切り換えたときのセンサ出力を用いて、各画素の出力のバラツキのオフセット補正を行わせるようにする。

このときのセンサ出力にもとづいてオフセット補正値をわり出せば、初期値の揃った暗時の出力補正を行わせることができるようになる。また、トランジスタQ1のドレイン電圧VDを変化させるということは、次段の増幅用のトランジスタQ2に対する動作点を合せることにもなる。

暗時の出力補正に際して、トランジスタQ1のゲート電圧VGを撮影時の定常値よりも高い値に切り換える手段、また、出力補正する前の段階における実際の暗時のセンサ出力の値を記憶しておき、トランジスタQ1のゲート電圧VGを撮影時の定常値よりも高い値に切り換えてトランジスタQ1を導通状態にしたときのセンサ出力が先に記憶した値になるようにトランジスタQ1のドレイン電圧VDを設定する手段としては、第6図に示すイメージセンサの構成にあって、図示しないECUの制御下で、VG用電源4およびVD読電源6の電源電圧の切り換えを行わせることができるように設けられた電圧切換回路7および電圧切換回路5の駆動を行わせることによって実行される。

また、本発明では、前述のように構成されたイメージセンサにあって、光センサ回路の構成上からくる出力特性のバラツキに起因する各画素におけるセンサ信号Voの出力レベルの不揃いを是正するべく、対数特性変換用のトランジスタQ1のゲート電圧VGを撮影時の定常値よりも高い値に切り換えてそのトランジスタQ1を導通状態にしたときのセンサ信号を用いて、各画素の出力のバラツキを補正する手段を設けるようにしている。

その際、トランジスタQ1のゲート電圧VGを撮影時の定常値よりも高い値に切り換えて導通状態にして、トランジスタQ1のドレイン電圧VDが定常値のときのセンサ信号を撮影時における暗時のセンサ出力に対応させるとともに、そのトランジスタQ1のドレイン電圧VDを定常値よりも低い値に切り換えたときのセンサ信号を撮影時における明時のセンサ出力に対応させて、各画素における暗時および明時の出力レベルが揃うように出力補正を行わせるようにする。

しかして、このような手段を設けることによって、実際にイメージセンサに入

射する光をしゃ断させることなく、光が入射した状態のままで暗時および明時の出力状態を疑似的に作り出して各画素の出力特性のバラツキを補正することができるようになる。

具体的には、出力補正する前の段階における実際の暗時のセンサ出力の値を記憶しておき、トランジスタQ1のゲート電圧VGを撮影時の定常値よりも高い値に切り換えてトランジスタQ1を導通状態にしたときのセンサ出力が先に記憶した値になるように、トランジスタQ1のドレイン電圧VDを設定する。その際、トランジスタQ1を導通状態にしたときのセンサ出力が先に記憶した値とほぼ同じになるようにしても、また出力補正をくり返して行なわせる場合には各補正時に記憶した値の平均値と同じになるようにしてもよい。そして、以後出力補正を行わせる際に、そのドレイン電圧VDの設定状態でトランジスタQ1のゲート電圧VGを撮影時の定常値よりも高い値に切り換えて導通状態にしたときのセンサ出力を用いて、各画素の出力のバラツキのオフセット補正を行わせるようにする。

また、本発明では、以上のように構成されたイメージセンサにあって、光センサ回路の構成上からくる出力特性のバラツキに起因する各画素における光が入射している明時のセンサ信号Voの出力レベルの不揃いを是正するべく、トランジスタQ1を導通状態にして、そのトランジスタQ1のドレイン電圧VDが定常値（または前記設定値）よりも低い値に切り換えたときのセンサ出力を撮影時における明時のセンサ信号に対応させて、各画素における明時の出力レベルが揃うように出力補正を行わせるようにする。

しかして、このような手段を設けることによって、実際にイメージセンサにおける光の入射状態の如何にかかわらず、明時の出力状態を疑似的に作り出して各画素の出力特性のバラツキを補正することができるようになる。

明時の出力補正に際して、トランジスタQ1のゲート電圧VGを撮影時の定常値よりも高い値に切り換える手段およびそのドレイン電圧VDを撮影時の定常値よりも低い値に切り換える手段としては、第6図に示すイメージセンサの構成にあって、図示しないECUの制御下で電圧切換回路5，7を駆動することによって行われる。

第8図は、イメージセンサにおける各画素の出力特性のバラツキを補正するた

めの具体的な構成を示している。

それは、イメージセンサ 8 および各画素のセンサ信号を時系列的に読み出すための駆動制御を行う ECU 9 と、イメージセンサ 8 から時系列的に出力する各画素のセンサ信号 V_o をデジタル信号に変換する AD 変換器 10 と、予め各画素の特性に応じたオフセット補正值 $OFFS$ およびゲイン補正のための乗数 MLT が設定されており、ECU 9 から与えられるセンサ信号読出し時における画素のアドレス (X, Y) の信号 $ADDRESS$ に応じて所定のオフセット補正值 $OFFS$ および乗数 MLT を読み出すメモリ 11 と、そのメモリ 11 から読み出されたオフセット補正值 $OFFS$ および乗数 MLT にもとづいてデジタル信号に変換されたセンサ信号 DS のオフセット補正およびゲイン補正の各演算処理を行う出力補正回路 12 とによって構成されている。

イメージセンサ 8 から時系列的に出力する各画素のセンサ信号 V_o としては、前述したように、イメージセンサ 8 への入射光をしゃ断した状態での VG_a , VD_a のときの各画素のセンサ出力 A および VG_b , VD_b のときのセンサ出力 B が採用される。

第 10 図は、3 つの画素の構成上からくる各センサ信号 A , B , C の出力特性のバラツキ状態の一例を示している。ここで、画素出力のしきい値 H に応じたセンサ電流の値 I_m は各画素のセンサ信号信号 A , B , C が非対数応答領域 WA から対数応答領域 WB に切り換わる点を示している。また、 I_o は暗時のセンサ電流を示している。

ここでは、このような非対数応答領域 WA における各画素のセンサ信号の出力特性の形状がほぼ同一で、対数応答領域 WB における各画素のセンサ信号の出力特性の傾きがそれぞれ異なるときのイメージセンサの出力補正を行わせる場合を示している。各画素のパラメータとして、それぞれの各センサ信号が非対数応答領域 WA から対数応答領域 WB に切り換わる点の情報と、暗時の画素出力とを用いている。

第 9 図は、出力補正回路 12 における処理のフローを示している。

メモリ 11 には、センサ電流が I_m の値のときに画素出力が H となるようなオフセット補正值 $OFFS$ が設定されている。そして、オフセット補正部 121 にお

いて、そのオフセット補正值 $OFFS$ を用いた加減算処理をなすことによって各画素のデジタル信号に変換されたセンサ信号 DS のオフセット補正を行わせると、第11図に示すように、各画素のセンサ信号 A, B, C における非対数応答領域 WA の特性が一致するようになる。

次に、そのオフセット補正されたセンサ信号 $DS1$ にもとづき、ゲイン補正部122において、しきい値 H 以上の対数応答領域 WB に対してゲイン補正のための乗算処理を行う。

具体的には、オフセット補正されたセンサ信号 $DS1$ がしきい値 H 以上であるか否かを判断して、しきい値 H 以上であれば、すなわちセンサ信号 $DS1$ が対数応答領域 WB にあれば、メモリ10から読み出されたゲイン補正のための所定の乗数 MLT を用いて、

$$\text{出力} \leftarrow H + (\text{センサ信号 } DS1 - H) \times \text{乗数}$$

なる演算を行って、その演算結果を出力補正されたセンサ信号 $DS2$ として出力する。

このような各画素のセンサ信号 A, B, C のゲイン補正が行われた結果、第12図に示すように、対数応答領域 WB の特性が一致するようになる。

また、その際、オフセット補正されたセンサ信号 $DS1$ がしきい値 H よりも小さければ、すなわちセンサ信号 $DS1$ が非対数応答領域 WA にあれば、そのままオフセット補正されたセンサ信号 $DS1$ を出力補正されたセンサ信号 $DS2$ として出力する。

第14図は、3つの画素の構成上からくる各センサ信号 A, B, C の出力特性のバラツキ状態の他の例を示している。

ここでは、このような対数応答領域 WB における各センサ信号の出力特性の傾きがほぼ同一で、非対数応答領域 WA における各センサ信号の出力特性の形状がそれぞれ異なるときにイメージセンサの出力補正を行わせる場合を示している。

第13図は、出力補正回路12における処理のフローを示している。

メモリ11には、センサ電流が I_m の値のときに画素出力が H となるようなオフセット補正值 $OFFS$ が設定されている。そして、オフセット補正部121において、そのオフセット補正值 $OFFS$ を用いた加減算処理をなすことによって各画

素のデジタル信号に変換されたセンサ信号DSのオフセット補正を行わせると、第15図に示すように、各画素のセンサ信号A, B, Cにおける対数応答領域WBの特性が一致するようになる。

次に、そのオフセット補正されたセンサ信号DS1にもとづき、ゲイン補正部112において、しきい値H以下の非対数応答領域WAに対してゲイン補正のための乗算処理を行う。

具体的には、オフセット補正されたセンサ信号DS1がしきい値H以下であるか否かを判断して、しきい値H以下であれば、すなわちセンサ信号DS1が非対数応答領域WAにあれば、メモリ10から読み出されたゲイン補正のための所定の乗数MLTを用いて、

$$\text{出力} \leftarrow H - (H - \text{センサ信号DS1}) \times \text{乗数}$$

なる演算を行って、その演算結果を出力補正されたセンサ信号DS2として出力する。

このような各画素のセンサ信号A, B, Cのゲイン補正が行われた結果、第16図に示すように、非対数応答領域WAの特性が一致するようになる。

また、その際、オフセット補正されたセンサ信号DS1がしきい値Hよりも大きければ、すなわちセンサ信号DS1が対数応答領域WBにあれば、そのままオフセット補正されたセンサ信号DS1を出力補正されたセンサ信号DS2として出力する。

第18図は、イメージセンサ8における各画素の構成上からくるセンサ信号A, B, Cの出力特性のバラツキ状態のさらに他の例を示している。

ここでは、対数応答領域WBにおける各センサ信号A, B, Cの出力特性の傾きがそれぞれ異なるとともに、非対数応答領域WAにおける各センサ信号A, B, Cの出力特性の形状がそれぞれ異なる場合を示している。

このような場合には、第17図の出力補正回路12における処理のフローに示すように、前述した第9図および第13図に示す各処理を組み合わせを行わせることによって、各センサ信号A, B, Cのオフセット補正およびゲイン補正が逐次なされて最終的に非対数応答領域WAおよび対数応答領域WB Aの特性が一致したセンサ信号DS2' が得られるようになる。

また、本発明は、第21図に示すイメージセンサから時系列的に読み出される各画素のセンサ信号 V_o の出力レベルの変動分のオフセット補正を随時行わせることができるようにしている。

第22図は、その場合におけるイメージセンサの出力補正装置の構成例を示している。

ここでは、イメージセンサ7から時系列的に読み出される通常のセンサ信号 V_o を一時保持するサンプルアンドホールド回路8と、対応する画素におけるトランジスタQ1のドレイン電圧 V_D を一時的に定常値（ハイレベル）よりもしきい値 V_{th} 分下げることによって得られる疑似明時出力信号 $V_o(h)$ と先にサンプルアンドホールドしたセンサ信号 V_o との差分 $\Delta V = \{V_o(h) - V_o\}$ を求める演算回路9と、その求められた差分 ΔV をオフセット値として、予め設定された明時出力に相当する基準信号 V_s から減じてオフセット補正を行う演算回路10とによって構成されている。そして、図示しないECUの制御下において、所定のタイミングをもって各部が動作するようになっている。

第23図は、このように構成されたイメージセンサの出力補正装置における各部信号のタイムチャートを示している。

いま、 t_1 のタイミングで画素選択信号 DS_x がハイレベルHになって対応する画素のセンサ信号 V_o が読み出されると、その t_1 時点で同時にハイレベルHのサンプルアンドホールド信号 S/H が出されて、その信号の立下りの t_2 のタイミングでセンサ信号 V_o がサンプルアンドホールド回路8に保持される。

そして、 t_3 のタイミングで対応する画素におけるトランジスタQ1のドレイン電圧 V_D がT期間のあいだハイレベルの定常値 V_h からしきい値 V_{th} 分下げられた電圧値（ $V_h - V_{th}$ ）に切り換えられる。それによって、疑似明時出力信号 $V_o(h)$ が得られる。

このとき得られる疑似明時出力信号 $V_o(h)$ が演算回路9に与えられ、先にサンプルアンドホールドしたセンサ信号 V_o との差分 ΔV によるオフセット値が求められて、演算回路10において予め設定された明時出力に相当する基準信号 V_s のオフセット補正が行われ、 t_4 のタイミングでそのオフセット補正されたセンサ信号 V_o' が出力する。

なお、このようなイメージセンサ7から時系列的に読み出されるセンサ信号V_oのオフセット補正は、それが常時行われる。あるいはまた、ECUの制御下で定期的に、または外部からの操作指令によって任意に行わせるようにすることも可能である。その場合には、一定期間または次の操作指令が与えられるまでのあいだ、オフセット補正值をメモリに逐次記憶しておく必要がある。

産業上の利用の可能性

本発明によるイメージセンサの出力補正装置によれば、撮影時の入射光量に応じて光電変換素子に流れるセンサ電流をトランジスタのサブスレッショルド領域の特性を利用した弱反転状態で対数特性をもって電圧信号に変換して、その変換された電圧信号に応じたセンサ信号を出力するようにした光センサ回路を画素単位に用いたイメージセンサにあって、光電変換素子に対する入射光をしゃ断した状態で、前記トランジスタのゲート電圧およびドレイン電圧を撮影時の定常値よりも低い値に切り換えたときのセンサ出力を用いて、各画素の出力のバラツキを補正する手段を設けるようにしているので、実際に光を入射させることなく、明時の出力状態を疑似的に作り出して各画素の出力特性のバラツキを容易に補正することができるようになる。

また、本発明によるイメージセンサの出力補正装置によれば、撮影時の入射光量に応じて光電変換素子に流れるセンサ電流をトランジスタのサブスレッショルド領域の特性を利用した弱反転状態で対数特性をもって電圧信号に変換して、その変換された電圧信号に応じたセンサ信号を出力するようにした光センサ回路を画素単位に用いたイメージセンサにあって、光電変換素子に対する入射光をしゃ断した状態で、前記トランジスタのゲート電圧およびドレイン電圧を撮影時の定常値に設定したときの第1のセンサ信号と、そのトランジスタのゲート電圧およびドレイン電圧を撮影時の定常値よりも低い値に切り換えたときの第2のセンサ信号とを用いて、各画素の出力のバラツキを補正する手段を設けるようにしているので、実際に光を入射させることなく、暗時および明時の各出力状態を疑似的に作り出して各画素の出力特性のバラツキを容易に補正することができるようになる。

また、本発明によるイメージセンサの出力補正装置によれば、撮影時の入射光

量に応じて光電変換素子に流れるセンサ電流をトランジスタのサブスレッショルド領域の特性を利用した弱反転状態で対数特性をもって電圧信号に変換して、その変換された電圧信号に応じたセンサ信号を出力するようにした光センサ回路を画素単位に用いたイメージセンサにあって、そのトランジスタのゲート電圧を撮影時の定常値よりも高い値に切り換えて導通状態にしたときのセンサ信号を用いて各画素の出力のバラツキを補正する手段を設けることにより、暗時の出力状態を疑似的に作り出して各画素の暗時出力のバラツキのオフセット補正を容易に行わせることができるようになる。

また、本発明は、そのイメージセンサにあって、対数特性変換用のトランジスタのゲート電圧を撮影時の定常値よりも高い値に切り換えてそのトランジスタを導通状態にしたときのセンサ信号が、ゲート電圧が定常値のときに得られる暗時のセンサ信号に応じた値になるようにそのトランジスタのドレイン電圧を設定したうえで、以後その設定状態でトランジスタのゲート電圧を撮影時の定常値よりも高い値に切り換えたときのセンサ信号を用いて、各画素の出力のバラツキを補正する手段を設けることにより、各画素の暗時出力のバラツキをより適確に補正することができるようになる。

さらに、本発明は、そのイメージセンサにあって、光電変換素子に対する入射光をしゃ断した状態で、対数特性変換用のトランジスタのゲート電圧およびドレイン電圧を撮影時の定常値よりも低い値に切り換えたときのセンサ出力を用いて、各画素の出力のバラツキを補正する手段を設けることにより、光源を何ら用いることなく、明時の出力状態を疑似的に作り出して各画素の暗時出力のバラツキのゲイン補正を容易に行わせることができるようになる。

また、本発明によるイメージセンサの出力補正装置によれば、撮影時の入射光量に応じて光電変換素子に流れるセンサ電流をトランジスタのサブスレッショルド領域の特性を利用した弱反転状態で対数特性をもって電圧信号に変換して、その変換された電圧信号に応じたセンサ信号を出力するようにした光センサ回路を画素単位に用いたイメージセンサにあって、そのトランジスタのゲート電圧を撮影時の定常値よりも高い値に切り換えて導通状態にして、そのトランジスタのドレイン電圧が正常値のときのセンサ信号を撮影時における暗時のセンサ出力に対

応させるとともに、そのトランジスタのドレイン電圧を定常値よりも低い値に切り換えたときのセンサ出力を撮影時における暗時のセンサ出力に対応させて、各画素における暗時および明時の出力レベルが揃うように出力補正を行わせる手段を設けるようにしているので、暗時および明時の出力状態を疑似的に作り出して各画素の出力のバラツキの補正を容易に行わせることができるようになる。

また、本発明は、そのイメージセンサにあって、対数特性変換用のトランジスタのゲート電圧を撮影時の定常値よりも高い値に切り換えてそのトランジスタを導通状態にしたときのセンサ信号が、ゲート電圧が定常値のときに得られる暗時のセンサ信号に応じた値になるようにそのトランジスタのドレイン電圧を設定したうえで、以後その設定電圧でトランジスタを導通状態にしたときのセンサ信号を撮影時における暗時のセンサ出力に対応させるとともに、そのトランジスタのドレイン電圧を定常値よりも低い値に切り換えたときのセンサ¹²出力を撮影時における暗時のセンサ出力に対応させて、各画素における暗時および明時の出力レベルが揃うように出力補正を行わせる手段を設けるようにしているので、各画素の出力のバラツキをより適確に補正することができるようになる。

また、本発明によるイメージセンサの出力補正装置によれば、入射光量に応じて光電変換素子に流れるセンサ電流を弱反転状態で動作するMOS型トランジスタによって電圧信号に変換するようにした光センサ回路を画素単位に用いたイメージセンサにあって、各画素から時系列的に読み出される通常時のセンサ信号をサンプルアンドホールドするとともに、対応する画素における前記トランジスタのドレイン電圧を一時的に通常時の電圧値よりもしきい値分下げて疑似明時出力信号を得て、その得られた疑似明時出力信号と先にサンプルアンドホールドしたセンサ信号との差分をオフセット値として、予め設定された明時の基準信号のオフセット補正を行うようにしているので、各画素におけるセンサ信号の出力レベルを適正に揃えることができ、常に品質の良い撮像画像を得ることができるようになる。

請 求 の 範 囲

1. 撮影時の入射光量に応じて光電変換素子に流れるセンサ電流をトランジスタのサブスレッショルド領域の特性を利用した弱反転状態で対数特性をもって電圧信号に変換して、その変換された電圧信号に応じたセンサ信号を出力するようにした光センサ回路を画素単位に用いたイメージセンサにおいて、光電変換素子への入射光をしゃ断した状態で、前記トランジスタのゲート電圧およびドレイン電圧を撮影時の定常値よりも低い値に切り換えたときのセンサ信号を用いて、各画素の出力のバラツキを補正する手段を設けたことを特徴とするイメージセンサの出力補正装置。
2. トランジスタのゲート電圧およびドレイン電圧を撮影時の定常値よりも低い値に切り換えたときのセンサ信号を撮影時における明時のセンサ出力に対応させて、各画素における明時の出力レベルが揃うようにゲイン補正を行わせるようにしたことを特徴とする請求項1の記載によるイメージセンサの出力補正装置。
3. 撮影時の入射光量に応じて光電変換素子に流れるセンサ電流をトランジスタのサブスレッショルド領域の特性を利用した弱反転状態で対数特性をもって電圧信号に変換して、その変換された電圧信号に応じたセンサ信号を出力するようにした光センサ回路を画素単位に用いたイメージセンサにおいて、光電変換素子への入射光をしゃ断した状態で、前記トランジスタのゲート電圧およびドレイン電圧を撮影時の定常値に設定したときの第1のセンサ信号と、そのトランジスタのゲート電圧およびドレイン電圧を撮影時の定常値よりも低い値に切り換えたときの第2のセンサ信号とを用いて、各画素の出力のバラツキを補正する手段を設けたことを特徴とするイメージセンサの出力補正装置。
4. 第1のセンサ信号を撮影時における暗時のセンサ信号に対応させて各画素における暗時の出力レベルが揃うようにオフセット補正を行わせるとともに、第2のセンサ信号を撮影時における明時のセンサ信号に対応させて各画素における明時の出力レベルが揃うようにゲイン補正を行わせるようにしたことを特徴とする請求項3の記載によるイメージセンサの出力補正装置。
5. トランジスタのゲート電圧およびドレイン電圧を撮影時の定常値よりも低い

値に切り換える範囲が、零から定常値よりもそのトランジスタのスレッシュホールド電圧分低い値までであることを特徴とする請求項1または請求項3の記載によるイメージセンサの出力補正装置。

6. 撮影時の入射光量に応じて光電変換素子に流れるセンサ電流をトランジスタのサブスレッシュホールド領域の特性を利用した弱反転状態で対数特性をもって電圧信号に変換して、その変換された電圧信号に応じたセンサ信号を出力するようにした光センサ回路を画素単位に用いたイメージセンサにおいて、前記トランジスタのゲート電圧を撮影時の定常値よりも高い値に切り換えてそのトランジスタを導通状態にしたときのセンサ信号を用いて、各画素の出力のバラツキを補正する手段を設けたことを特徴とするイメージセンサの出力補正装置。

7. トランジスタのゲート電圧を撮影時の定常値よりも高い値に切り換えたときのセンサ信号を撮影時における暗時のセンサ出力に対応させて、各画素における暗時の出力レベルが揃うようにオフセット補正を行わせるようにしたことを特徴とする請求項6の記載によるイメージセンサの出力補正装置。

8. 撮影時の入射光量に応じて光電変換素子に流れるセンサ電流をトランジスタのサブスレッシュホールド領域の特性を利用した弱反転状態で対数特性をもって電圧信号に変換して、その変換された電圧信号に応じたセンサ信号を出力するようにした光センサ回路を画素単位に用いたイメージセンサにおいて、前記トランジスタのゲート電圧を撮影時の定常値よりも高い値に切り換えてそのトランジスタを導通状態にしたときのセンサ信号が、ゲート電圧が定常値のときに得られる暗時のセンサ信号に応じた値になるようにそのトランジスタのドレイン電圧を設定したうえで、以後その設定状態でトランジスタのゲート電圧を撮影時の定常値よりも高い値に切り換えたときのセンサ信号を用いて、各画素の出力のバラツキを補正する手段を設けたことを特徴とするイメージセンサの出力補正装置。

9. ドレイン電圧設定後にトランジスタのゲート電圧を撮影時の定常値よりも高い値に切り換えたときのセンサ信号を撮影時における暗時のセンサ出力に対応させて、各画素における暗時の出力レベルが揃うようにオフセット補正を行わせるようにしたことを特徴とする請求項8の記載によるイメージセンサの出力補正装置。

10. 光電変換素子への入射光をしゃ断した状態で、トランジスタのゲート電圧およびドレイン電圧を撮影時の定常値よりも低い値に切り換えたときのセンサ信号を撮影時における明時のセンサ出力に対応させて、各画素における明時の出力レベルが揃うようにゲイン補正を行わせるようにしたことを特徴とする請求項7または請求項9の記載によるイメージセンサの出力補正装置。

11. トランジスタのゲート電圧およびドレイン電圧を撮影時の定常値よりも低い値に切り換える範囲が、零から定常値よりもそのトランジスタのスレッショルド電圧分低い値までであることを特徴とする請求項10の記載によるイメージセンサの出力補正装置。

12. 撮影時の入射光量に応じて光電変換素子に流れるセンサ電流をトランジスタのサブスレッショルド領域の特性を利用した弱反転状態で対数特性をもって電圧信号に変換して、その変換された電圧信号に応じたセンサ信号を出力するようにした光センサ回路を画素単位に用いたイメージセンサにおいて、前記トランジスタのゲート電圧を撮影時の定常値よりも高い値に切り換えてそのトランジスタを導通状態にして、そのトランジスタのドレイン電圧が定常値のときのセンサ信号を撮影時における暗時のセンサ出力に対応させるとともに、そのトランジスタのドレイン電圧を定常値よりも低い値に切り換えたときのセンサ信号を撮影時における明時のセンサ出力に対応させて、各画素における暗時および明時の出力レベルが揃うように出力補正を行わせる手段を設けたことを特徴とするイメージセンサの出力補正装置。

13. 撮影時の入射光量に応じて光電変換素子に流れるセンサ電流をトランジスタのサブスレッショルド領域の特性を利用した弱反転状態で対数特性をもって電圧信号に変換して、その変換された電圧信号に応じたセンサ信号を出力するようにした光センサ回路を画素単位に用いたイメージセンサにおいて、前記トランジスタのゲート電圧を撮影時の定常値よりも高い値に切り換えてそのトランジスタを導通状態にしたときのセンサ信号が、ゲート電圧が定常値のときに得られる暗時のセンサ信号に応じた値になるようにそのトランジスタのドレイン電圧を設定したうえで、以後その設定電圧でトランジスタを導通状態にしたときのセンサ信号を撮影時における暗時のセンサ出力に対応させるとともに、そのトランジスタ

のドレイン電圧を前記設定値よりも低い値に切り換えたときのセンサ信号を撮影時における明時のセンサ出力に対応させて、各画素における暗時および明時の出力レベルが揃うように出力補正を行わせる手段を設けたことを特徴とするイメージセンサの出力補正装置。

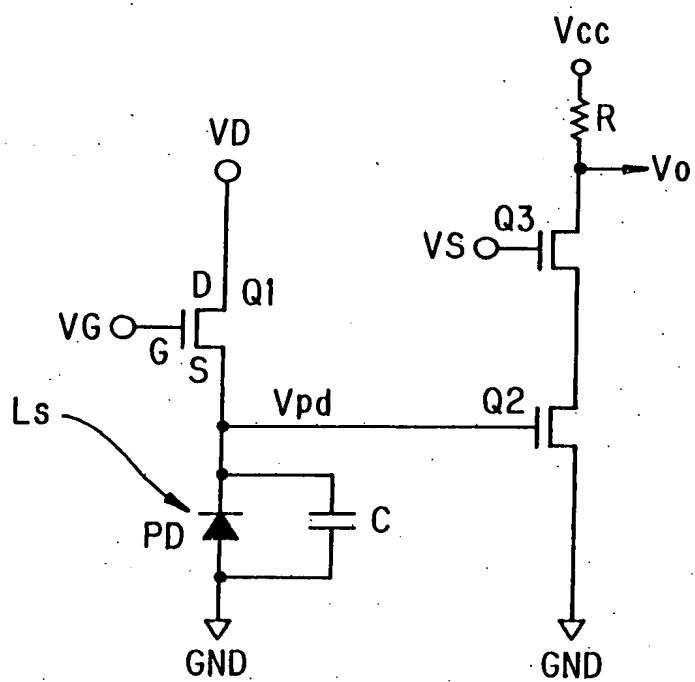
14．撮影に先がけて対数特性変換用のトランジスタのドレイン電圧を定常値よりも低い値に切り換えて、光電変換素子の寄生容量に蓄積された電荷を放出させて初期化する初期化手段を設けたことを特徴とする請求項12または請求項13の記載によるイメージセンサの出力補正装置。

15．入射光量に応じて光電変換素子に流れるセンサ電流を弱反転状態で動作するMOS型トランジスタによって電圧信号に変換して、センサ電流が多いときには対数応答特性をもって、センサ電流が少ないときにはほぼ線形の非対数応答特性をもってセンサ信号を出力する光センサ回路を画素単位に用いたイメージセンサにあって、各画素から時系列的に読み出される通常時のセンサ信号を一時保持するサンプルアンドホールド回路と、対応する画素における前記トランジスタのドレイン電圧を一時的に通常時の電圧値よりもしきい値分下げて疑似明時出力信号を得る手段と、その得られた疑似明時出力信号と先にサンプルアンドホールドしたセンサ信号との差分を求めて、その求められた差分をオフセット値として、予め設定された明時の基準信号のオフセット補正を行う手段とを設けたことを特徴とするイメージセンサの出力補正装置。

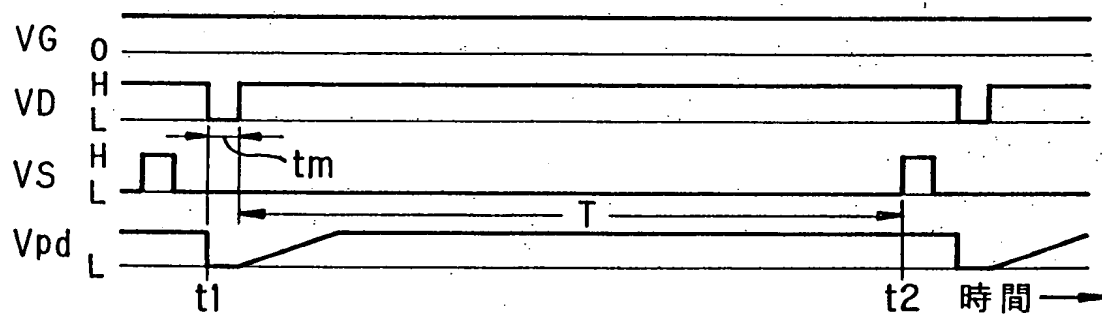
要 約 書

撮影時の入射光量に応じて光電変換素子に流れるセンサ電流をトランジスタのサブスレッショルド領域の特性を利用した弱反転状態で対数特性をもって電圧信号に変換して、その変換された電圧信号に応じたセンサ信号を出力するようにした光センサ回路を画素単位に用いたイメージセンサにあって、光電変換素子に対する入射光をしゃ断した状態で、前記トランジスタのゲート電圧およびドレイン電圧を撮影時の定常値よりも低い値に切り換えたときのセンサ出力を用いて、各画素の出力のバラツキを補正する手段を設けることにより、光を実際に入射させることなくイメージセンサの出力状態を疑似的に作り出して各画素の出力特性のバラツキを補正することができるようにする。

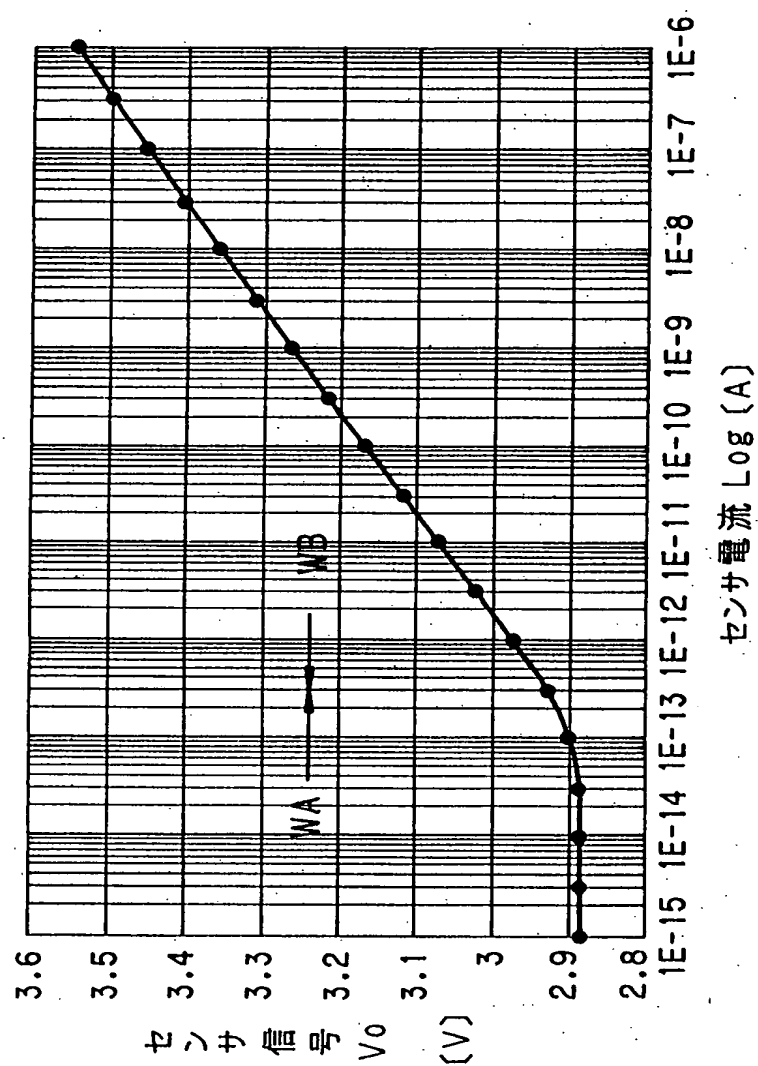
第 1 図



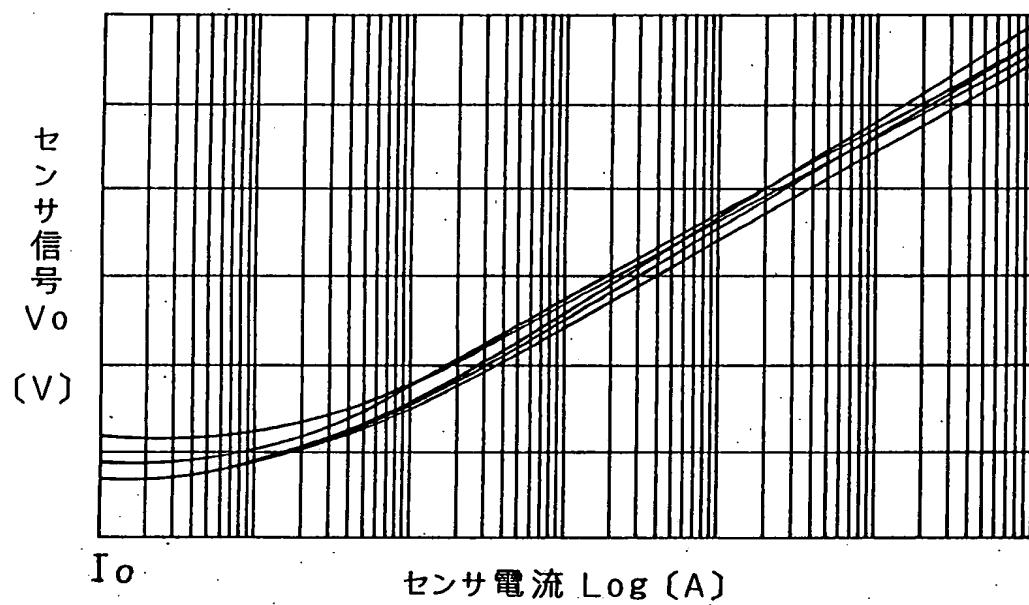
第 2 図



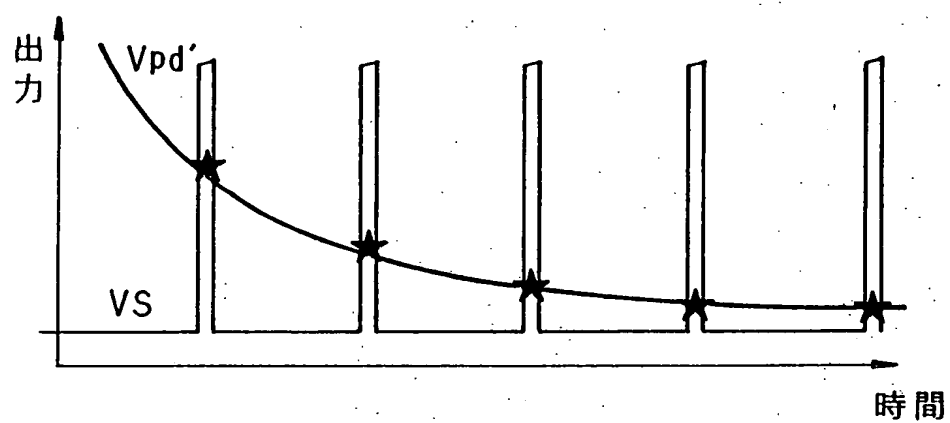
第 3 図



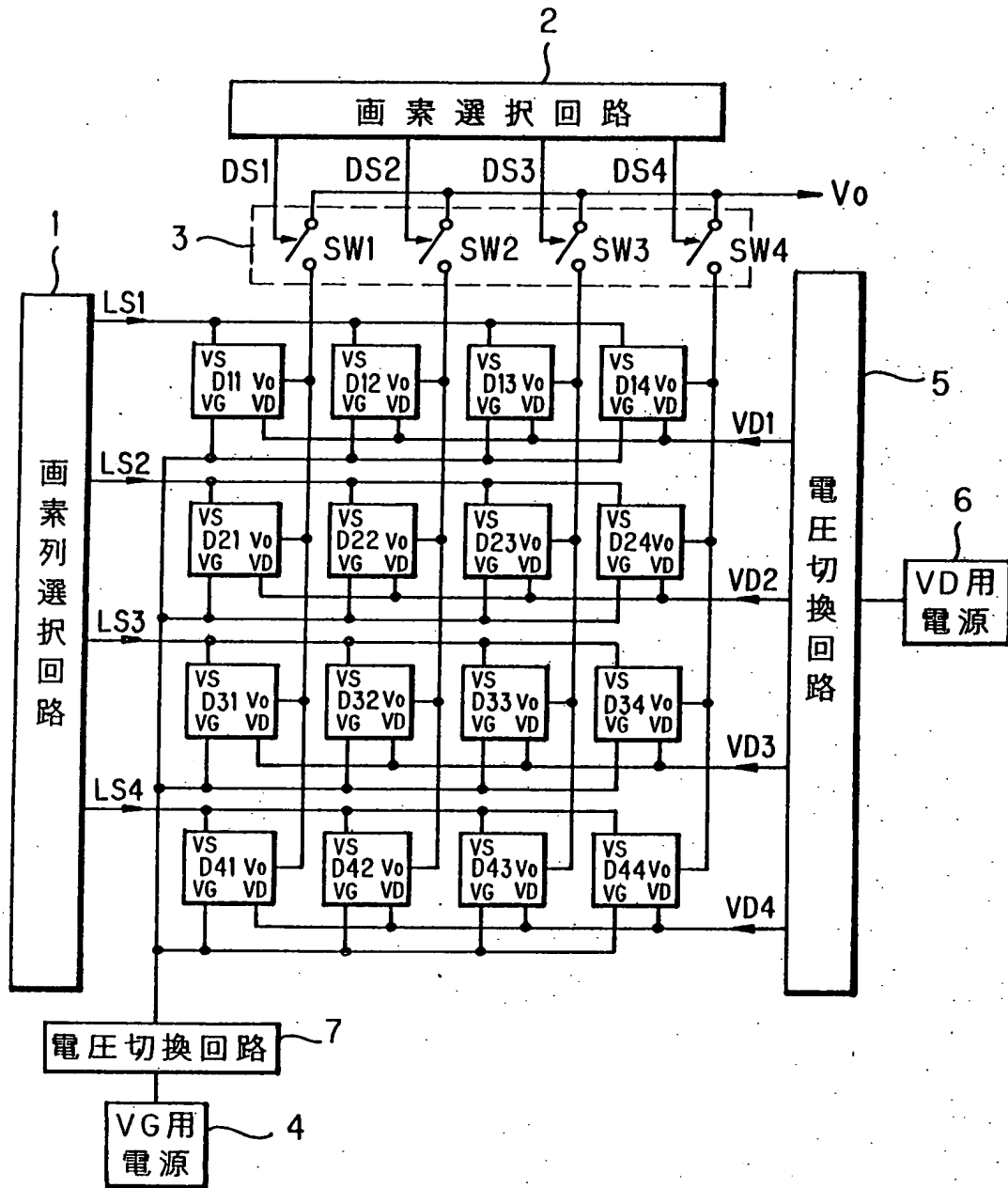
第 4 図

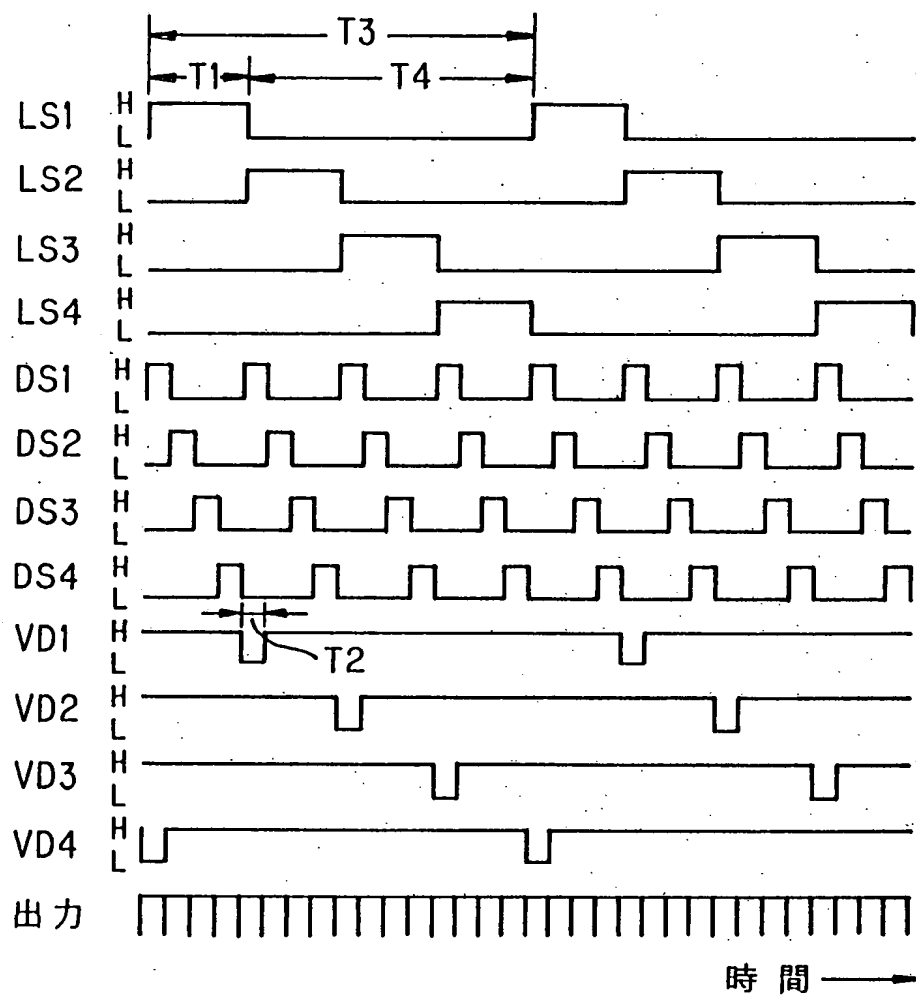


第 5 図

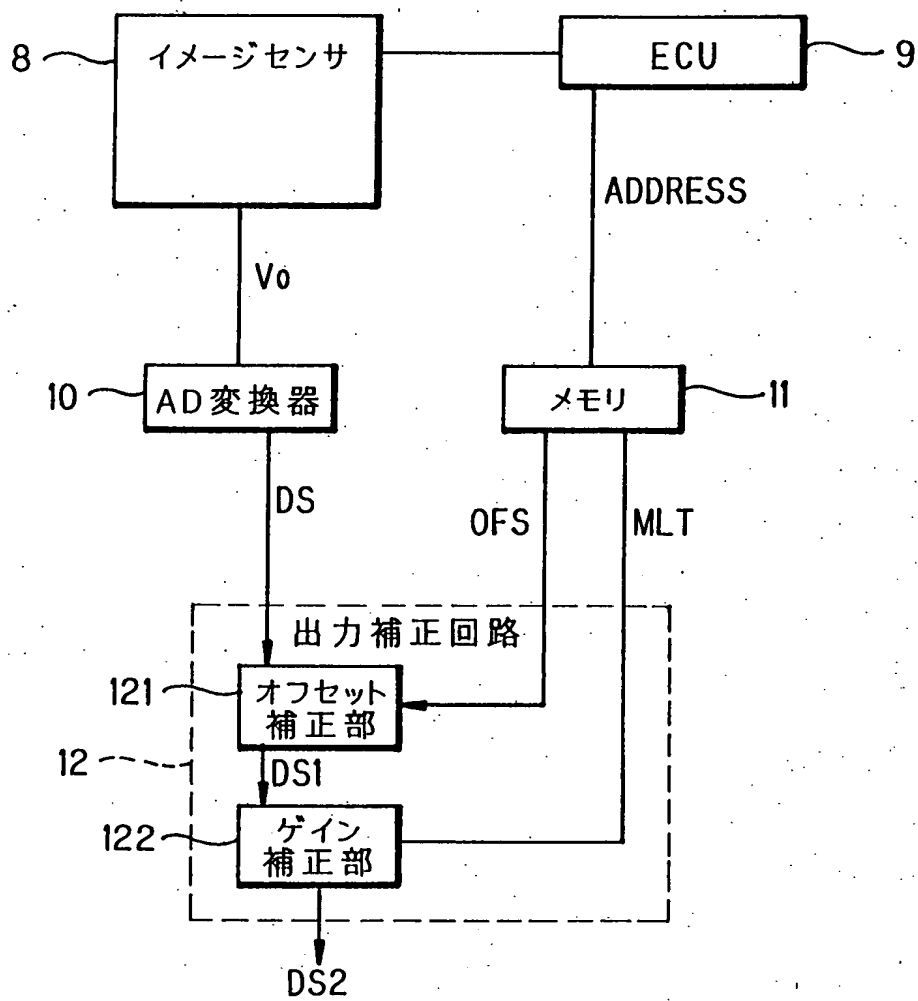


第 6 図

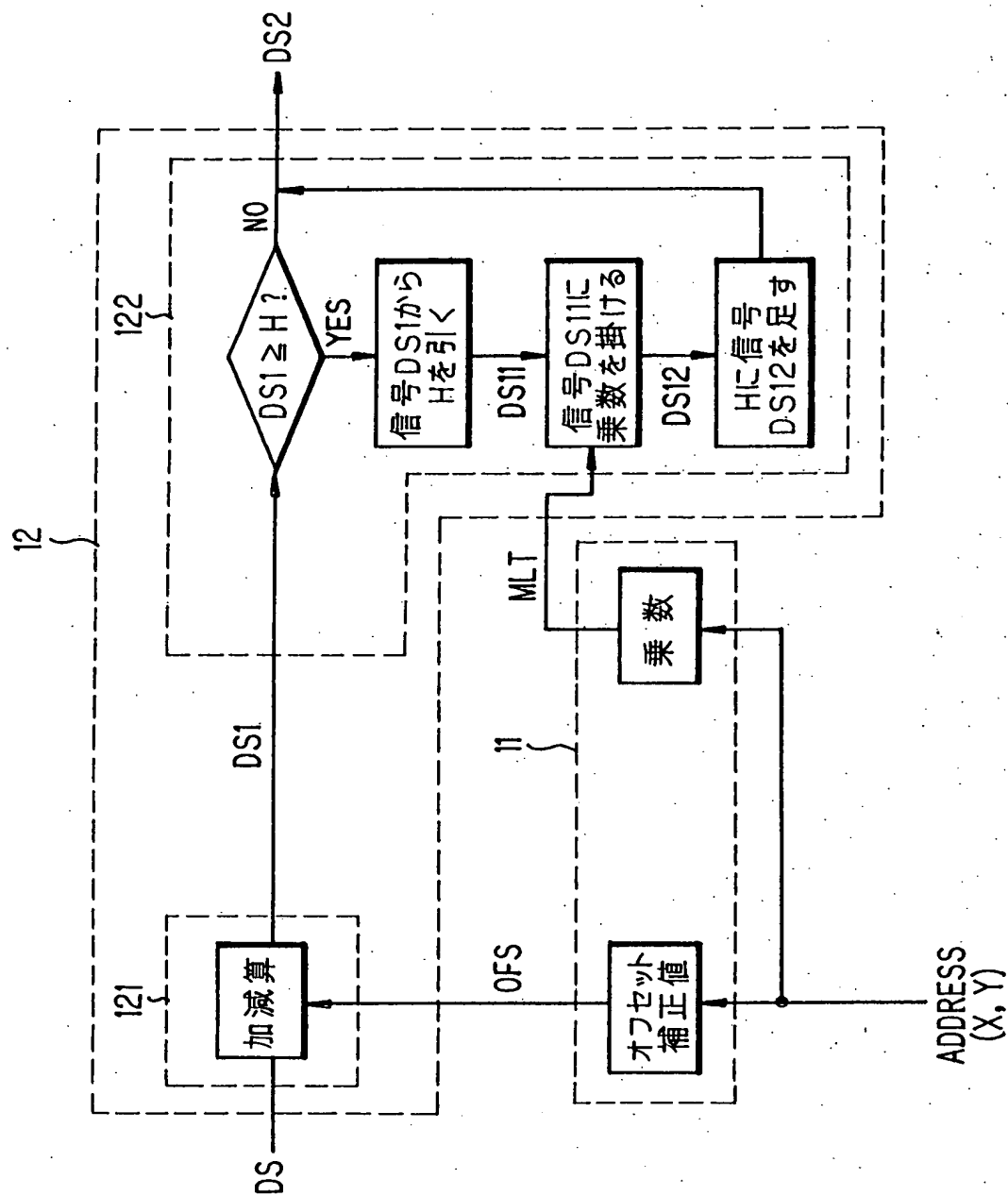




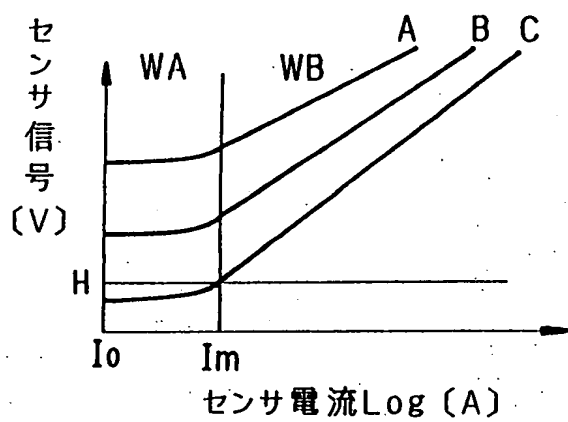
第 8 図



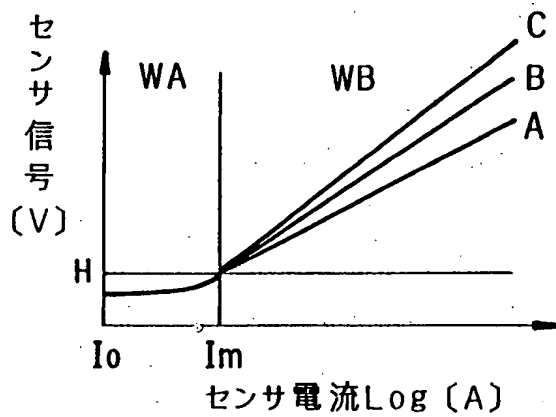
第 9 図



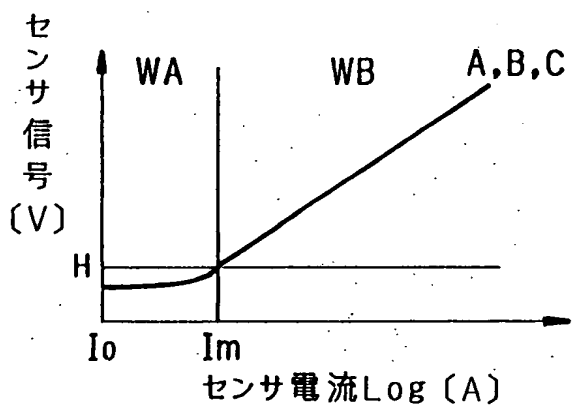
第 1 0 図

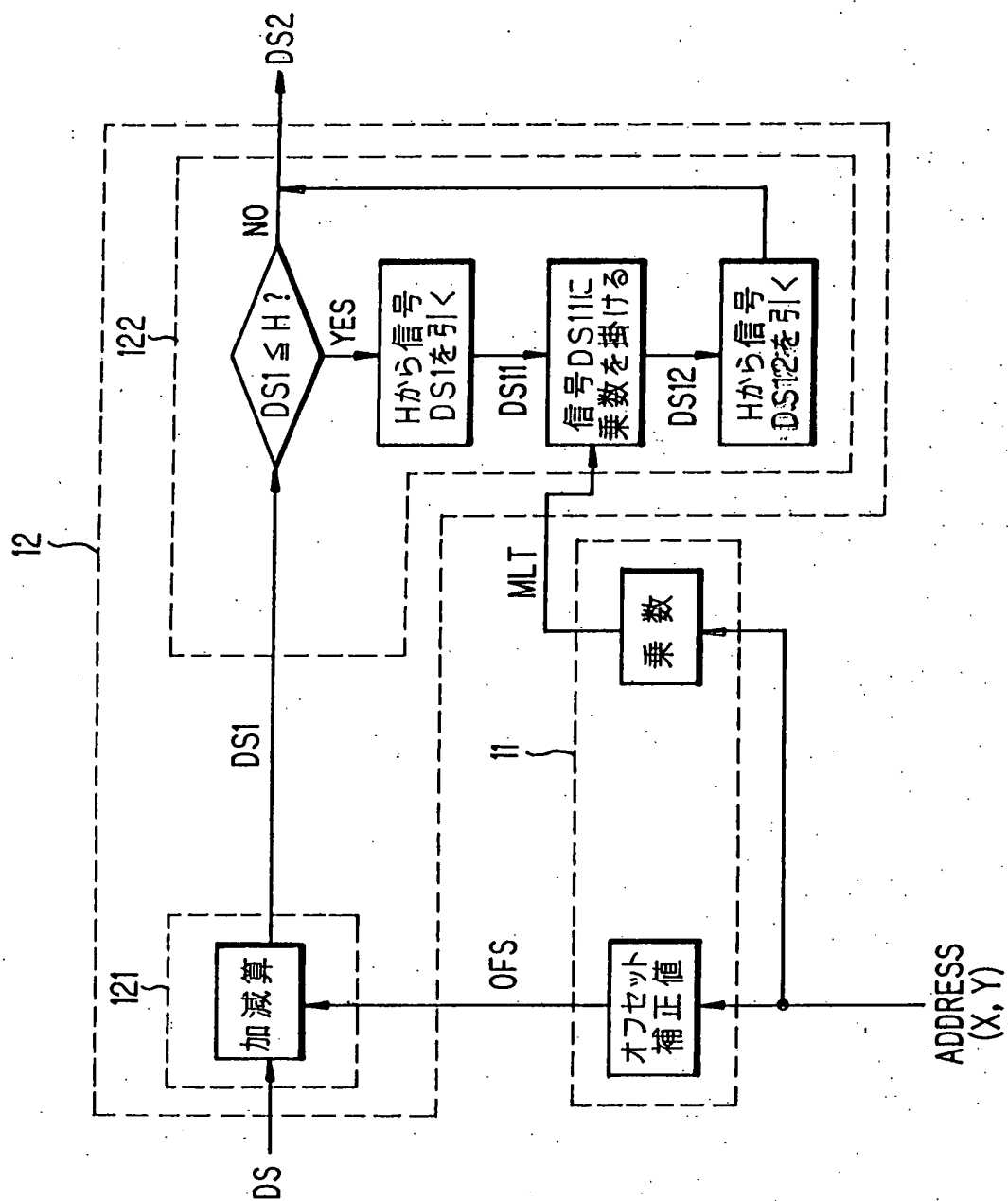


第 1 1 図

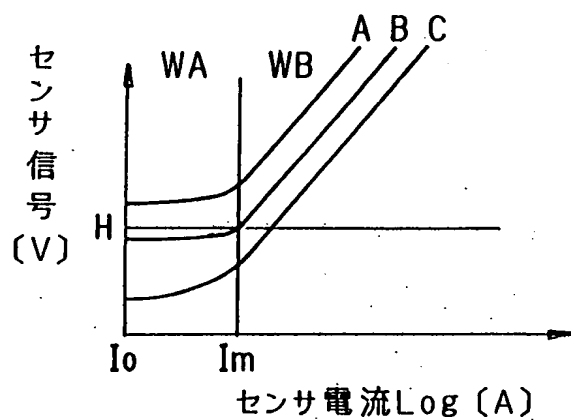


第 1 2 図

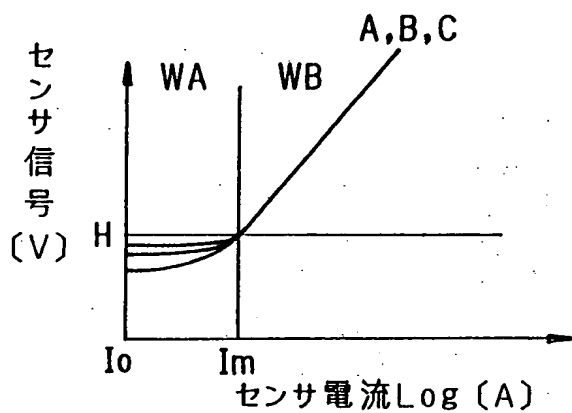




第 1 4 図



第 1 5 図



第 1 6 図

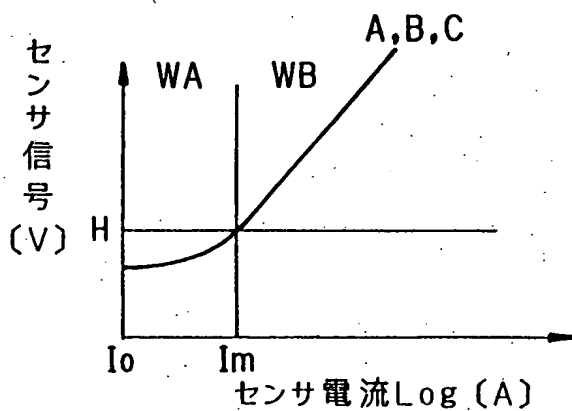
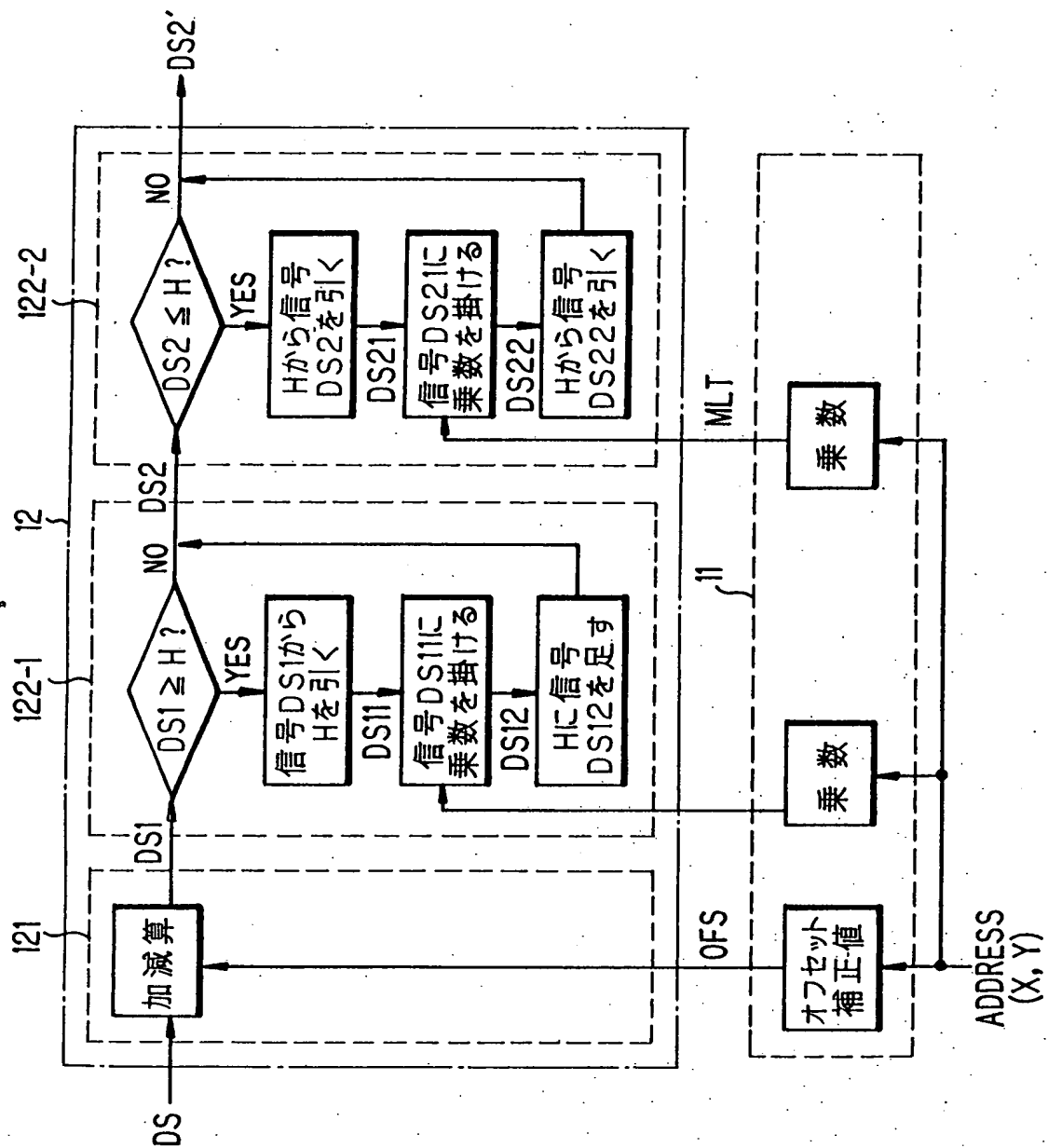
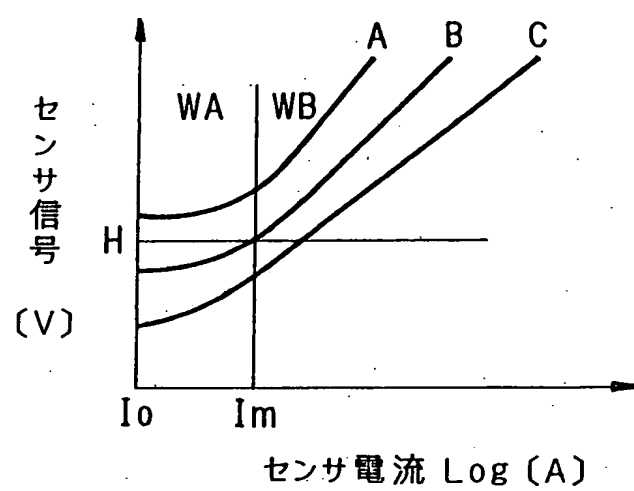


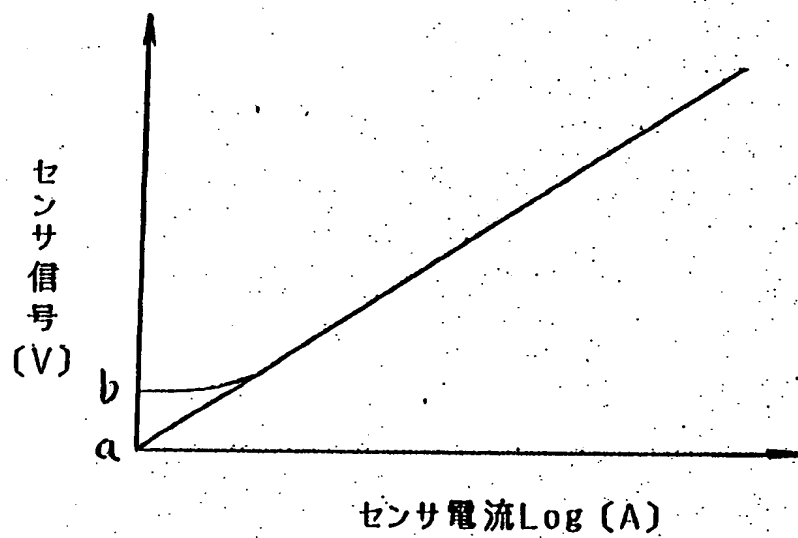
図 17 第 1



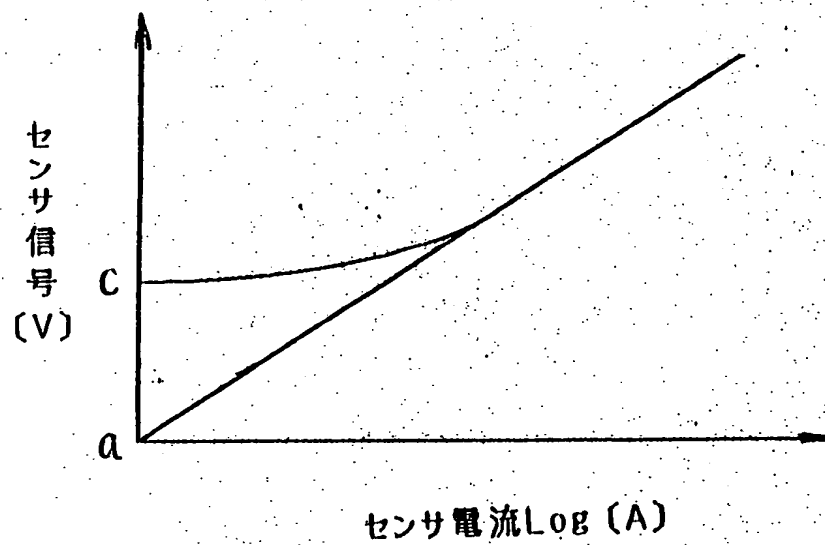
第 1 8 図



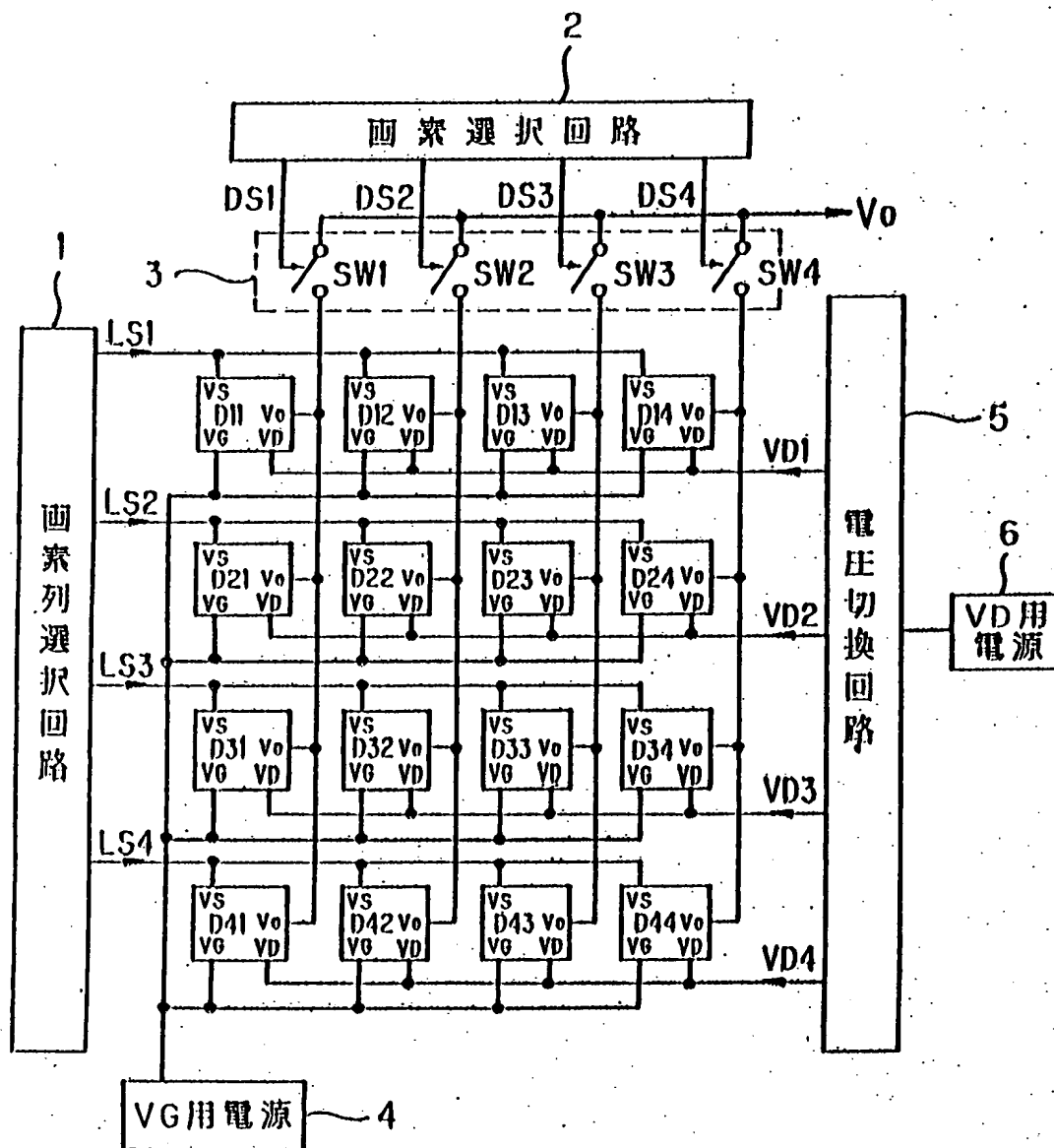
第 1 9 図



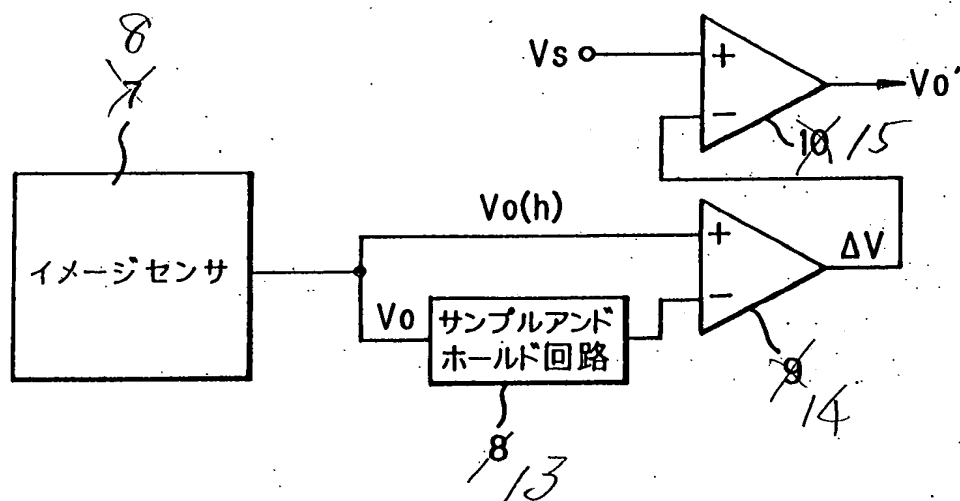
第 2 0 図



第 2 1 图



第 2 2 図



第 2 3 図

